

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-251851

(P2001-251851A)

(43) 公開日 平成13年9月14日 (2001.9.14)

(51) Int.Cl.⁷

H 0 2 M 3/28

識別記号

F I

H 0 2 M 3/28

テーマード* (参考)

H 5 H 7 3 0

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願2000-62582 (P2000-62582)

(22) 出願日 平成12年3月7日 (2000.3.7)

(71) 出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72) 発明者 小野 芳弘

神奈川県海老名市本郷2274番地 富士ゼロ

ックス株式会社海老名事業所内

(74) 代理人 100079049

弁理士 中島 淳 (外 3 名)

F ターム (参考) 5H730 AA04 BB43 BB57 DD02 EE02

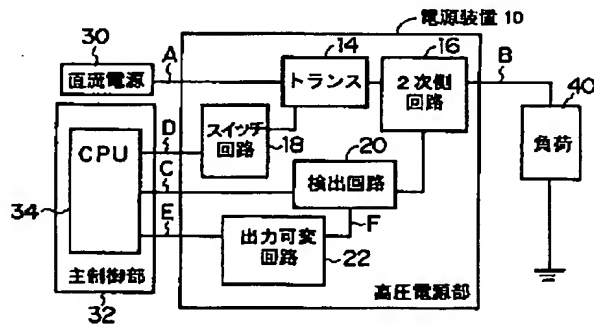
EE07 FD01 FF09 FG05 FC25

(54) 【発明の名称】 電源装置

(57) 【要約】

【課題】 高精度な出力制御を低コストで、かつ複雑な制御を要することなく行うことができる電源装置を得る。

【解決手段】 CPU 34により、検出回路20から出力されている出力状態検出電圧Cに基づいて、直流電源30によって生成された直流電圧Aのトランス14の1次巻線への印加/非印加をスイッチ回路18を用いて制御することにより、出力電圧Bが目標レベルとなるように制御するに際し、検出回路20では出力電圧Bの大きさを示す信号のレベルと出力可変回路22から入力されている可変基準電圧Fのレベルとを用いた演算を行なって出力状態検出電圧CとしてCPU 34に出力する。ここで、出力可変回路22では、出力状態検出電圧Cが予め定められた一定レベルとなるように可変基準電圧Fを生成する。



【特許請求の範囲】

【請求項1】 出力電力の状態を示す検出値に応じたスイッチング信号に基づいて入力電力をスイッチングすることによって出力電力が目標値となるように制御する電源装置であって、

前記出力電力の大きさを示す値と基準値とに基づいて前記検出値を生成する検出手段と、

前記検出値が所定値となるように、前記目標値に対応した入力指示信号に基づいて前記基準値を設定する設定手段と、

を備えた電源装置。

【請求項2】 前記所定値は、前記検出値の許容範囲の上限又は上限近傍の値であることを特徴とする請求項1記載の電源装置。

【請求項3】 前記入力指示信号は、前記目標値に対応したデジタル信号であることを特徴とする請求項1又は請求項2記載の電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電源装置に係り、より詳しくは、入力電力をスイッチングすることによって出力電力が目標値となるように制御する電源装置に関する。

【0002】

【従来の技術】電子写真方式のプリンタや複写機等に代表される、感光体を介して画像を形成する画像形成装置では、帯電、現像、転写、剥離、清掃等の各々の機能を有する複数の負荷が感光体の周囲に設けられており、これらの負荷には電源装置から規定電圧もしくは規定電流が供給されて所定の処理が行われる。

【0003】この種の画像形成装置では、当該画像形成装置の全体的なプロセス・コントロールを行う制御装置から電源装置に対して、上述のような感光体周囲の各負荷に対する電力供給のタイミングを示す情報や、供給する電力の電位を示す情報（以下、「出力電位情報」という）等が送られ、これらの情報に基づいて電源装置は各負荷への電力供給を行う。すなわち、この電源装置では、制御装置から送信される出力電位情報を変更することによって出力電力レベルの変更が行えるように構成されており、これによって各種プロセス要求に応じた所望の電力を負荷に供給している。

【0004】ここで、電源装置は負荷に対して電力を供給している際に、出力電圧レベル又は出力電流レベルを検出回路によって検出してモニター信号として電源装置の制御部にフィードバックし、該制御部によってフィードバックされたモニター信号が示す出力レベルと出力目標レベルとの差が小さくなるように制御することによって、負荷に印加される電圧レベル又は負荷を流れる電流レベルが出力目標レベルと一致するように制御していた。

【0005】ところで、近年の画像形成装置の高機能化や多機能化に伴って、このような電源装置の出力可変範囲を広範囲とすることが要求されており、10倍程度の出力可変範囲（例えば、100Vから1kVまでの範囲）を有するものが一般的となっている。

【0006】一方、CPU（Central Processing Unit）やASIC（Application Specific Integrated Circuit）等のデジタル回路で構成された制御部によって電源装置の出力を制御する場合、電源装置の出力レベルに応じたモニター信号の電圧範囲を0Vから5Vまでの範囲とする必要があり、更に前述した出力可変範囲内となるように安定して制御するためには最大レベルのマージンを考慮して0.4V程度から4.0V程度までの範囲とする必要があった。

【0007】すなわち、電源装置には、出力に対する設計上の許容変動範囲（一例として、10%）が予め定められており、この範囲内で出力が変動してもモニター信号の電圧が5Vを越えないようにするために最大電圧を4.0V程度とする必要がある。

【0008】従って、出力可変範囲が広いほど、目標とする出力が小さな場合のモニター信号の電圧レベルが微小となって、フィードバック経路におけるノイズ（例えば他の高圧放電によるノイズ等）の影響を受けて制御が不安定となったり、出力リップルが増大する、という問題点があった。

【0009】この問題点を解決するために適用し得る技術として、特許第2829022号公報に記載の技術では、制御部にフィードバックする検出信号（モニター信号）を通信ハーネスに生じるノイズに比較して無視できる程度の十分高い電圧となるようにすると共に、制御部側で動作範囲電圧（0Vから5Vまでの範囲）に降圧して出力レベルを検出することによりノイズの影響を回避していた。

【0010】また、特開平9-319266号公報に記載の技術では、電源装置の検出回路として、分圧比の異なる複数の出力電圧検出ラインを備えておき、目標とする出力電圧に応じて出力電圧検出ラインを切り換えることによって高精度に出力レベルを検出できるようにしていた。

【0011】

【発明が解決しようとする課題】しかしながら、上記特許第2829022号公報に記載の技術では、モニター信号に対する外部からのノイズによる影響が目標とする出力の大きさによって異なるので、高精度な出力制御を行うことができない、という問題点があった。すなわち、目標出力を出力可変範囲の最大値となるように制御する場合は、モニター信号は最大電圧となり、このときのモニター信号に対するノイズによる影響は比較的小さくなるが、目標出力を出力可変範囲の最小値となるように制御する場合は、モニター信号は最小電圧となり、こ

のときのノイズによる影響はモニター信号が最大電圧となる場合に比較して数10倍となってしまう場合もある。従って、この場合は目標出力が小さいほど、フィードバック制御の精度が低下することになる。

【0012】また、上記特開平9-319266号公報に記載の技術では、分圧比の異なる複数の出力電圧検出ラインを備えておく必要があるため、コストが高くなる、という問題点があった。また、この技術では、目標とする出力電圧に応じて出力電圧検出ラインを選択的に切り換えているので、出力電圧検出ラインに応じたフィードバック制御を行う必要があり、制御が複雑化する、という問題点もあった。

【0013】本発明は上記問題点を解消するために成されたものであり、高精度な出力制御を低コストで、かつ複雑な制御を要することなく行うことができる電源装置を提供することを目的とする。

【0014】

【課題を解決するための手段】上記目的を達成するために、請求項1記載の電源装置は、出力電力の状態を示す検出値に応じたスイッチング信号に基づいて入力電力をスイッチングすることによって出力電力が目標値となるように制御する電源装置であって、前記出力電力の大きさを示す値と基準値とに基づいて前記検出値を生成する検出手段と、前記検出値が所定値となるように、前記目標値に対応した入力指示信号に基づいて前記基準値を設定する設定手段と、を備えている。

【0015】請求項1に記載の電源装置によれば、検出手段によって、出力電力の大きさを示す値と基準値とに基づいて、出力電力の状態を示す検出値が生成される。なお、検出値を生成する形態としては、例えば、出力電力の大きさを示す値と基準値とを加算した値となるように生成する形態、出力電力の大きさを示す値から基準値を減算した値となるように生成する形態、出力電力の大きさを示す値と基準値とを乗算した値となるように生成する形態、出力電力の大きさを示す値を基準値で除算した値となるように生成する形態、等を適用することができる。

【0016】また、請求項1記載の電源装置では、検出値が所定値となるように、設定手段によって上記目標値に対応した入力指示信号に基づいて上記基準値が設定される。なお、上記所定値は固定値であるほうが制御しやすく好ましいが、これに限定されず、所定範囲の値とすることもできる。

【0017】このように、請求項1に記載の電源装置によれば、出力電力の大きさを示す値と基準値とに基づいて検出値を生成すると共に、該検出値が所定値となるように、出力電力の目標値に対応した入力指示信号に基づいて上記基準値を設定しているため、検出値を所定値又はその近傍の値とすることができ、検出値に対する外部からのノイズによる影響を出力電力の目標値に関わらず

略一定とすることができるため、検出値が出力電力の目標値に応じて変化する従来技術に比較して、高精度な出力制御を行うことができる。

【0018】また、本発明によれば、検出値が予め定められた所定値となるように制御を行うことによって出力電力が目標値となるように制御することができるため、検出値が出力電力の目標値に応じて変化する従来技術に比較して、出力制御を簡易なものとすることができる。

【0019】更に、本発明によれば、分圧比の異なる複数の出力電圧検出ラインを備える必要がないため、低コストに電源装置を構成することができる。

【0020】なお、請求項2記載の電源装置のように、請求項1記載の発明における前記所定値は、前記検出値の許容範囲の上限又は上限近傍の値であることが好ましい。これによって、検出値に対する外部からのノイズによる影響を相対的に小さなものとすることができ、より高精度な出力制御を行うことができる。

【0021】また、請求項3記載の電源装置のように、請求項1又は請求項2記載の発明における前記入力指示信号は、前記目標値に対応したデジタル信号であることが好ましい。これによって、入力指示信号を比較的遠方から入力する場合においても、入力指示信号に対する外部からのノイズの影響を回避することができ、より高精度な出力制御を行うことができる。なお、上記デジタル信号には、PWM (Pulse Width Modulation、パルス幅変調) 信号、PAM (Pulse Amplitude Modulation、パルス振幅変調) 信号等の、基準値の大きさを示すことができる全てのデジタル信号を適用することができる。

【0022】しかしながら、この場合にはデジタル信号をアナログ信号に変換するための変換手段が必要となり、コストが高くなるおそれがある。従って、入力指示信号に対する外部からのノイズの影響が少ない場合等には、入力指示信号を基準値を示す信号 (アナログ信号) として直接入力する形態とすることもできる。この場合は、上記変換手段を削減することができるので、装置を低コスト化することができる。

【0023】

【発明の実施の形態】以下、図面を参照して、本発明の実施の形態について詳細に説明する。まず、図1を参照して、本発明に係る電源装置の基本的な構成について説明する。

【0024】同図に示すように、この電源装置10は、図示しない1次巻線及び2次巻線を有するトランス14、整流平滑回路等を含んで構成された2次側回路16、入力されたPWM信号Dに応じてトランス14の1次巻線を断続するスイッチ回路18、出力電圧Bを検出して出力状態検出電圧Cとして出力する検出回路20、及び検出回路20による出力電圧Bの検出時における可変基準電圧Fを生成する出力可変回路22を含んで構成されている。なお、出力可変回路22によって生成され

る可変基準電圧 F の大きさは、出力可変回路 22 に入力される出力電圧可変信号 E によって変更することができる。

【0025】トランス 14 の 1 次巻線の一方の端子には所定の直流電圧 A を生成する直流電源 30 の出力端が接続されており、直流電源 30 によって生成された直流電圧 A がトランス 14 の 1 次巻線の一方の端子に印加される。また、トランス 14 の 1 次巻線の他方の端子にはスイッチ回路 18 の出力端が接続されている。従って、PWM 信号 D に応じてスイッチ回路 18 のスイッチング動作が行われ、該スイッチング動作に応じてトランス 14 の 1 次巻線への直流電源 30 による直流電圧 A の印加／非印加が行われる。

【0026】一方、トランス 14 の 2 次巻線は 2 次側回路 16 の入力端に接続されており、2 次側回路 16 の一方の出力端は検出回路 20 の一方の入力端に接続されており、更に、検出回路 20 の他方の入力端は出力可変回路 22 の出力端に接続されている。

【0027】また、スイッチ回路 18 の入力端は電源装置 10 の動作を司る主制御部 32 に備えられている CPU 34 の PWM 信号 D を出力する出力端に接続されており、出力可変回路 22 の入力端は CPU 34 の出力電圧可変信号 E を出力する出力端に接続されており、検出回路 20 の出力状態検出電圧 C を出力する出力端は CPU 34 の入力端に接続されている。なお、2 次側回路 16 の他方の出力端は外部の負荷 40 に対応するものであり、負荷 40 に接続される。

【0028】以下、以上のような電源装置 10 の具体的な 2 つの実施の形態について詳細に説明する。

【0029】〔第 1 実施形態〕まず、図 2 を参照して、本第 1 実施形態に係る電源装置 10 の回路構成について具体的に説明する。なお、同図では、直流電源 30 及び主制御部 32 の図示を省略している。

【0030】同図に示すように、本第 1 実施形態に係る電源装置 10 のスイッチ回路 18 は分圧用の抵抗 R1 及び抵抗 R2 と、スイッチング素子として機能するトランジスタ TR1 とを含んで構成されている。抵抗 R1 の一方の端子は CPU 34 の PWM 信号 D を出力する出力端に接続されており、抵抗 R1 の他方の端子はトランジスタ TR1 のベースに接続されると共に、抵抗 R2 を介して接地されている。また、トランジスタ TR1 のエミッタは接地されており、コレクタは一方の端子が直流電源 30 の直流電圧 A を出力する出力端に接続されたトランス 14 の 1 次巻線の他方の端子に接続されている。

【0031】このように構成されたスイッチ回路 18 では、PWM 信号 D に応じてトランス 14 の 1 次巻線に対する直流電源 30 からの直流電圧 A の印加／非印加が行われ、これによってトランス 14 の 2 次巻線に交番電流が誘起される。

【0032】また、本第 1 実施形態に係る 2 次側回路 1

6 はダイオード D1 及びコンデンサ C1 を含んで構成されており、ダイオード D1 のカソードはトランス 14 の 2 次巻線の一方の端子に、アノードは他方の端子がトランス 14 の 2 次巻線の他方の端子に接続されると共に接地されたコンデンサ C1 の一方の端子に、各々接続されている。従って、2 次側回路 16 ではダイオード D1 及びコンデンサ C1 によって整流平滑回路が構成されており、トランス 14 の 2 次巻線に誘起された交番電流を、整流し、かつ平滑する。

【0033】一方、検出回路 20 はオペアンプ OP を含んで構成されており、オペアンプ OP の反転入力端は抵抗 R3 を介して 2 次側回路 16 におけるダイオード D1 のアノードに接続されると共に、抵抗 R4 を介して自身の出力端に接続され、かつコンデンサ C2 を介して自身の非反転入力端に接続されている。また、オペアンプ OP の出力端は抵抗 R5 を介して CPU 34 の入力端に接続されており、CPU 34 に対して出力状態検出電圧 C を出力する。

【0034】また、出力可変回路 22 はベースが抵抗 R6 を介して CPU 34 の出力電圧可変信号 E を出力する出力端に接続されると共に抵抗 R7 を介して接地されたトランジスタ TR2 を備えている。該トランジスタ TR2 のエミッタは接地されており、コレクタは抵抗 R8 を介してトランジスタ TR3 のベースに接続されている。また、トランジスタ TR3 のエミッタは抵抗 R9 を介して自身のベースに接続されると共に、図示しない定電圧素子等から 4 V の直流電圧が供給されており、コレクタは抵抗 R11 を介して検出回路 20 におけるオペアンプ OP の非反転入力端に接続されている。更に、抵抗 R11 のトランジスタ TR3 のコレクタに接続された端子は抵抗 R10 を介して接地されており、抵抗 R11 のオペアンプ OP の非反転入力端に接続された端子はコンデンサ C3 を介して接地されている。

【0035】なお、2 次側回路 16 におけるダイオード D1 のアノードは抵抗 R12 を介して容量性の負荷 40 に接続されている。

【0036】ここで、出力電圧可変信号 E は CPU 34 によって PWM 信号として生成される。従って、出力可変回路 22 では出力電圧可変信号 E がハイレベルである期間においてトランジスタ TR2 及びトランジスタ TR3 がオンされ、このオン期間においてトランジスタ TR3 のコレクタはハイレベルとされ、該レベルが抵抗 R10、抵抗 R11 及びコンデンサ C3 によって構成されたフィルタによってフィルタリングされる。これによって、出力可変回路 22 から出力される可変基準電圧 F は、4.0 V が最大電圧レベルで、かつ出力電圧可変信号 E のデューティに応じた電圧レベルとされる。

【0037】また、検出回路 20 では、オペアンプ OP の非反転入力端に可変基準電圧 F が入力されているので、抵抗 R4 における電圧降下に可変基準電圧 F を加算

10

20

30

40

50

した電圧レベルの出力状態検出電圧CをCPU34に出力する。

【0038】一方、本第1実施形態に係るCPU34では、電源装置10の駆動制御を行う際に出力状態検出電圧Cが常時一定のレベルとなるように出力電圧可変信号Eのデューティを制御しており、電源装置10の駆動制御を行うに先立って、出力電圧Bの可変範囲内における各種出力電圧B毎に出力電圧可変信号Eのデューティを予め求めておき、図示しないメモリにテーブル形式に記憶している。以下に、この際の手順について説明する。10
なお、ここでは、抵抗R3が50MΩ、抵抗R4が40kΩで、出力電圧Bの可変範囲が0Vから-5.0kVの範囲であり、出力状態検出電圧Cを4.0Vで一定とする場合について説明する。

【0039】出力電圧Bが-5.0kVである場合は、抵抗R3には100μA(=5.0kV/50MΩ)の

出力電圧 B (kV)	出力電圧可変信号Eの デューティ (%)	可変基準電圧 F (V)	出力状態検出電圧 C (V)
-5.0	0	0.0	4.0
-4.0	20	0.8	4.0
-3.0	40	1.6	4.0
-2.5	50	2.0	4.0
-2.0	60	2.4	4.0
-1.0	80	3.2	4.0
0.0	100	4.0	4.0

【0043】なお、CPU34では、表1に示される出力電圧Bと出力電圧可変信号Eのデューティのみを上記図示しないメモリに記憶している。

【0044】検出回路20が本発明の検出手段に、出力可変回路22が本発明の設定手段に、出力状態検出電圧Cが示す値が本発明の検出値に、可変基準電圧Fが示す値が本発明の基準値に、出力電圧可変信号Eが本発明の40
入力指示信号に、各々相当する。

【0045】次に、図3を参照して、CPU34により電源装置10の駆動制御を行う際の作用を説明する。なお、図3は電源装置10の駆動制御を行う際にCPU34で実行される制御プログラムの流れを示すフローチャートである。また、ここでは、主制御部32より上位に位置付けられる図示しない制御装置からの指示に基づいて電源装置10の駆動制御を行う場合について説明する。

【0046】同図のステップ200では、上記図示しない制御装置からの電源装置10の目標とする出力電圧レベルを示す信号の入力待ちを行い、該信号が入力されるとステップ202へ移行する。

【0047】ステップ202では、制御装置から入力された信号が示す出力電圧レベルに対応する出力電圧可変信号Eのデューティを図示しないメモリから読み出し、次のステップ204では、読み出したデューティとされた出力電圧可変信号Eの発振を開始し、更に次のステップ206では、所定デューティとされたPWM信号Dの50

電流が流れ、抵抗R4における電圧降下は4.0V(=100μA×40kΩ)となる。従って、出力状態検出電圧Cを4.0Vとするためには可変基準電圧Fを0Vとすればよく、このときの出力電圧可変信号Eのデューティは0%となる。

【0040】また、出力電圧Bが-2.5kVである場合は、抵抗R3には50μA(=2.5kV/50MΩ)の電流が流れ、抵抗R4における電圧降下は2.0V(=50μA×40kΩ)となる。従って、出力状態検出電圧Cを4.0Vとするためには可変基準電圧Fを2.0Vとすればよく、このときの出力電圧可変信号Eのデューティは50%となる。

【0041】以上の出力電圧可変信号Eのデューティを各種出力電圧B毎に求めた結果が表1に示されている。

【0042】

【表1】

出力電圧 B (kV)	出力電圧可変信号Eの デューティ (%)	可変基準電圧 F (V)	出力状態検出電圧 C (V)
-5.0	0	0.0	4.0
-4.0	20	0.8	4.0
-3.0	40	1.6	4.0
-2.5	50	2.0	4.0
-2.0	60	2.4	4.0
-1.0	80	3.2	4.0
0.0	100	4.0	4.0

出力を開始する。

【0048】次のステップ208では、制御装置から目標とする出力電圧レベルを変更する旨の指示があったか否かを判定する。すなわち、制御装置は、電源装置10の目標とする出力電圧レベルを変更する場合には、変更後の出力電圧レベルを示す信号をCPU34に対して出力する。従って、本ステップ208における出力電圧レベルを変更する旨の指示があったか否かの判定は、制御装置から出力電圧レベルを示す信号として、それまでとは異なる出力電圧レベルを示すものが入力された場合に、出力電圧レベルを変更する旨の指示があったものと判定する。

【0049】ステップ208において、目標とする出力電圧レベルを変更する旨の指示があったと判定された場合(肯定判定された場合)はステップ210へ移行して、変更後の出力電圧レベルに対応する出力電圧可変信号Eのデューティを図示しないメモリから読み出し、次のステップ212で出力電圧可変信号Eのデューティが上記読み出したデューティとなるように変更した後にステップ214へ移行する。

【0050】一方、上記ステップ208において、目標とする出力電圧レベルを変更する旨の指示はなかったと判定された場合(否定判定された場合)には、上記ステップ210及びステップ212の処理を行うことなく、すなわち、出力電圧可変信号Eのデューティを変更することなく、ステップ214へ移行する。

【0051】ステップ214では、電源装置10の検出回路20から入力されている出力状態検出電圧C（モニター値）を取り込み、次のステップ216では、取り込んだモニター値に応じてPWM信号Dのデューティを演算する。この際のデューティの演算は、出力状態検出電圧Cが4.0Vより大きな場合は、その時点のPWM信号Dのデューティを所定デューティだけ小さくしたものとして導出し、出力状態検出電圧Cが4.0Vより小さな場合は、その時点のPWM信号Dのデューティを所定デューティだけ大きくしたものとして導出することによって成される。ここで、上記所定デューティは、それまでのデューティに対する割合として設定してもよいし、固定値として予め設定しておくようにしてもよく、更に、出力状態検出電圧Cと4.0Vとの差に応じた大きさのデューティとして設定してもよい。

【0052】次のステップ218では、上記ステップ216において導出したデューティとなるようにPWM信号Dのデューティを調整し、次のステップ220では、電源装置10からの電力出力を継続するか否かを判定し、継続する場合（肯定判定の場合）は上記ステップ208へ戻り、電力出力を継続しなくなった時点（否定判定となった時点）でステップ222へ移行する。なお、本ステップ220における電源装置10からの電力出力を継続するか否かの判定は、制御装置から電力出力を停止する旨の指示信号を入力したか否かに基づいて行われる。

【0053】以上のステップ208乃至ステップ220の繰り返し処理によって、制御装置から出力電圧レベルを変更する旨の指示があった場合には変更後の出力電圧レベルに対応するデューティとなるように出力電圧可変信号Eのデューティが変更されて出力状態検出電圧Cの電圧レベルが4.0Vとなるように制御されると共に、出力状態検出電圧Cが4.0Vで一定となるようにスイッチ回路18のスイッチング動作が制御される。

【0054】ステップ222ではPWM信号Dの出力を停止し、その後に本制御プログラムを終了する。

【0055】以上詳細に説明したように、本第1実施形態に係る電源装置では、出力電圧Bの大きさを示す信号のレベルと可変基準電圧Fのレベルとを加算したレベルの出力状態検出電圧Cを生成すると共に、該出力状態検出電圧Cのレベルが所定レベル（本実施の形態では4.0V）となるように、出力電圧Bの目標値に対応した出力電圧可変信号Eに基づいて可変基準電圧Fのレベルを設定しているので、出力状態検出電圧Cのレベルを上記所定レベル又はその近傍のレベルとすることができ、出力状態検出電圧Cに対する外部からのノイズによる影響を出力電圧Bの目標値に関わらず一定とすることができるため、出力状態検出電圧Cのレベルが出力電圧Bの目標値に応じて変化する技術に比較して、高精度な出力制御を行うことができる。

【0056】また、本第1実施形態に係る電源装置では、出力状態検出電圧Cが予め定めた所定レベルとなるように制御を行うことによって出力電圧Bが目標値となるように制御することができるため、出力状態検出電圧Cのレベルが出力電圧Bの目標値に応じて変化する技術に比較して、出力制御を簡易なものとすることができ、制御プログラムの簡素化、CPUロードの低減等に寄与することができる。

【0057】また、本第1実施形態に係る電源装置では、分圧比の異なる複数の出力電圧検出ラインを備える必要がないので、低コストに電源装置を構成することができる。

【0058】また、本第1実施形態に係る電源装置では、上記所定レベルを出力状態検出電圧Cの許容レベル範囲（例えば、0.4V～4.0Vの範囲）の上限のレベルとしているので、出力状態検出電圧Cに対する外部からのノイズによる影響を相対的に小さなものとすることができ、より高精度な出力制御を行うことができる。

【0059】更に、本第1実施形態に係る電源装置では、出力電圧可変信号Eを出力電圧Bの目標値に対応したPWM信号（デジタル信号）としているので、出力電圧可変信号Eを比較的遠方から入力する場合においても、出力電圧可変信号Eに対する外部からのノイズの影響を回避することができ、より高精度な出力制御を行うことができる。

【0060】〔第2実施形態〕上記第1実施形態では、出力電圧可変信号EをPWM信号（デジタル信号）としてCPU34から出力可変回路22に入力し、入力したPWM信号のデューティに応じてアナログ信号である可変基準電圧Fを生成する場合の一形態について説明したが、本第2実施形態では可変基準電圧FをCPU34によって直接生成して電源装置に入力する場合の一形態について説明する。

【0061】まず、図4を参照して、本第2実施形態に係る電源装置10'の構成について説明する。同図に示されるように、本第2実施形態に係る電源装置10'では出力可変回路22が電源装置10'の内部には備えられておらず、CPU34が可変基準電圧Fを直接生成して検出回路20におけるオペアンプOPの非反転入力端に入力されている点が上記第1実施形態とは異なっている。従って、本第2実施形態では、可変基準電圧Fの入力端からオペアンプOPの非反転入力端に至る配線Lが本発明の設定手段に相当する。

【0062】従って、本第2実施形態では、電源装置10'の駆動制御を行うに先立って、出力電圧Bの可変範囲内における各種出力電圧B毎に可変基準電圧Fを予め求めておき、図示しないメモリにテーブル形式に記憶している。すなわち、本第2実施形態に係る主制御部32では、表1に示される出力電圧Bと可変基準電圧Fのみを上記図示しないメモリに記憶している。

【0063】次に、図5を参照して、CPU34により電源装置10'の駆動制御を行う際の作用を説明する。なお、図5は電源装置10'の駆動制御を行う際にCPU34で実行される制御プログラムの流れを示すフローチャートである。また、図5における図3と同様の処理を行うステップについては図3と同一のステップ番号を付して、その説明を省略する。

【0064】図5のステップ202'では、ステップ200で入力された信号が示す出力電圧レベルに対応する可変基準電圧Fのレベルを上記図示しないメモリから読み出し、次のステップ204'では、読み出したレベルの可変基準電圧Fの出力を開始する。一方、ステップ210'では、ステップ208で得られた変更後の出力電圧レベルに対応する可変基準電圧Fのレベルを上記図示しないメモリから読み出し、次のステップ212'で可変基準電圧Fのレベルが上記読み出したレベルとなるように変更した後にステップ214に移行する。

【0065】以上詳細に説明したように、本第2実施形態に係る電源装置では、出力電圧Bの大きさを示す信号のレベルと可変基準電圧Fのレベルとを加算したレベルの出力状態検出電圧Cを生成すると共に、該出力状態検出電圧Cのレベルが所定レベルとなるように、出力電圧Bの目標値に対応して可変基準電圧Fのレベルを設定しているので、出力状態検出電圧Cのレベルを上記所定レベル又はその近傍のレベルとすることができ、出力状態検出電圧Cに対する外部からのノイズによる影響を出力電圧Bの目標値に関わらず一定とすることができるため、出力状態検出電圧Cのレベルが出力電圧Bの目標値に応じて変化する技術に比較して、高精度な出力制御を行うことができる。

【0066】また、本第2実施形態に係る電源装置では、出力状態検出電圧Cが予め定めた所定レベルとなるように制御を行うことによって出力電圧Bが目標値となるように制御することができるため、出力状態検出電圧Cのレベルが出力電圧Bの目標値に応じて変化する技術に比較して、出力制御を簡易なものとすることができる。

【0067】また、本第2実施形態に係る電源装置では、分圧比の異なる複数の出力電圧検出ラインを備える必要がないので、低コストに電源装置を構成することができる。

【0068】また、本第2実施形態に係る電源装置では、上記所定レベルを出力状態検出電圧Cの許容レベル範囲の上限のレベルとしているので、出力状態検出電圧Cに対する外部からのノイズによる影響を相対的に小さなものとすることができ、より高精度な出力制御を行うことができる。

【0069】更に、本第2実施形態に係る電源装置では、出力電圧可変信号Eを可変基準電圧Fとして直接入力しているので、上記第1実施形態に比較して出力可変

回路22を削減することができ、装置を低コスト化することができる。

【0070】なお、上記各実施形態に係る回路構成（図2及び図4）は一例であり、同様の機能を有する他の回路により構成することができることは言うまでもない。

【0071】また、上記各実施形態では、検出回路を、出力電圧Bのレベルを示す信号のレベルと可変基準電圧Fのレベルとを加算する機能を有するものとして構成した場合について説明したが、本発明はこれに限定されるものではなく、例えば、各レベル間で減算する機能、乗算する機能、除算する機能、の何れかの演算機能を有するものとして構成する形態とすることもできる。この場合は、各機能に対応する演算結果が予め定めた一定のレベル（上記各実施形態では4.0V）となるように可変基準電圧Fの値を設定してやればよい。

【0072】更に、上記各実施形態では、出力電圧が目標値となるように制御する形態の電源装置に本発明を適用した場合について説明したが、本発明はこれに限定されるものではなく、例えば、出力電流が目標値となるように制御する形態の電源装置に適用する形態とすることもできる。この場合は、出力電流範囲内の各種電流値毎に出力電圧可変信号Eのデューティや、可変基準電圧Fを予め記憶しておくようにする。

【0073】

【発明の効果】本発明によれば、出力電力の大きさを示す値と基準値とに基づいて検出値を生成すると共に、該検出値が所定値となるように、出力電力の目標値に対応した入力指示信号に基づいて上記基準値を設定しているので、検出値を所定値又はその近傍の値とすることができ、検出値に対する外部からのノイズによる影響を出力電力の目標値に関わらず略一定とすることができるため、検出値が出力電力の目標値に応じて変化する従来技術に比較して、高精度な出力制御を行うことができる、という効果が得られる。

【0074】また、本発明によれば、検出値が予め定めた所定値となるように制御を行うことによって出力電力が目標値となるように制御することができるため、検出値が出力電力の目標値に応じて変化する従来技術に比較して、出力制御を簡易なものとすることができる、という効果が得られる。

【0075】更に、本発明によれば、分圧比の異なる複数の出力電圧検出ラインを備える必要がないので、低コストに電源装置を構成することができる、という効果が得られる。

【図面の簡単な説明】

【図1】 実施の形態に係る電源装置の基本的な構成を示すブロック図である。

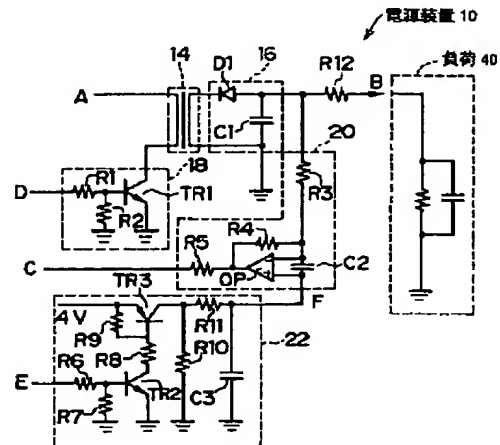
【図2】 第1実施形態に係る電源装置の構成を示す回路図である。

【図3】 第1実施形態に係るCPUにより電源装置の

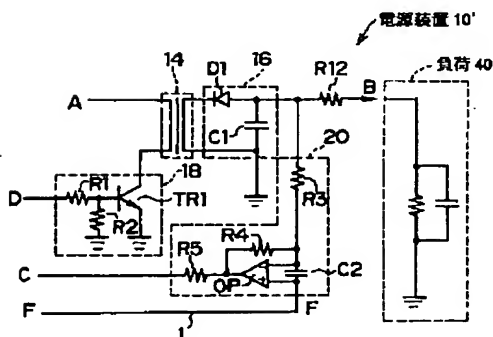
2.2 出力可変回路（設定手段）

TR 1 ~ TR 3 トランジスタ

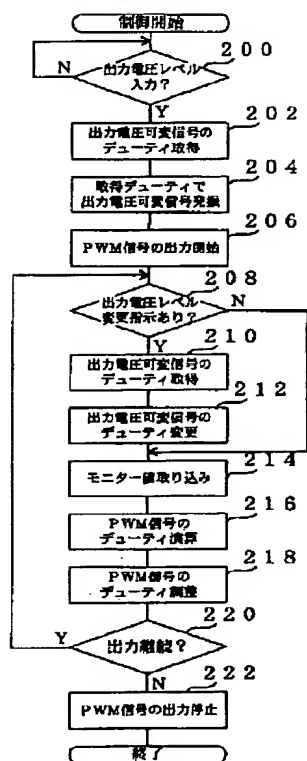
【图2】



【図 4】



【図3】



【図5】

